

Э. ТАНЕНБАУМ, Т. ОСТИН

АРХИТЕКТУРА КОМПЬЮТЕРА

6-Е ИЗДАНИЕ



Москва · Санкт-Петербург · Минск

2024

Краткое оглавление

Предисловие	16
Глава 1. Введение	20
Глава 2. Организация компьютерных систем	76
Глава 3. Цифровой логический уровень	172
Глава 4. Уровень микроархитектуры	270
Глава 5. Уровень архитектуры набора команд	377
Глава 6. Уровень операционной системы	475
Глава 7. Уровень ассемблера	555
Глава 8. Параллельные компьютерные архитектуры	590
Глава 9. Библиография	699
Приложение А. Двоичные числа	708
Приложение Б. Числа с плавающей точкой	720
Приложение В. Программирование на языке ассемблера	729
Алфавитный указатель	791

Оглавление

Предисловие	16
От издателя перевода	19
Глава 1. Введение	20
Многоуровневая компьютерная организация	20
Языки, уровни и виртуальные машины	20
Современные многоуровневые машины	23
Развитие многоуровневых машин	26
Развитие компьютерной архитектуры	31
Нулевое поколение — механические компьютеры (1642–1945)	33
Первое поколение — электронные лампы (1945–1955)	35
Второе поколение — транзисторы (1955–1965)	38
Третье поколение — интегральные схемы (1965–1980)	40
Четвертое поколение — сверхбольшие интегральные схемы (1980–?)	42
Пятое поколение — компьютеры небольшой мощности и невидимые компьютеры	46
Типы компьютеров	47
Технологические и экономические аспекты	48
Широкий спектр компьютеров	50
Одноразовые компьютеры	50
Микроконтроллеры	53
Мобильные и игровые компьютеры	55
Персональные компьютеры	56
Серверы	57
Кластеры	58
Мэйнфреймы	59
Семейства компьютеров	60
Введение в архитектуру x86	60
Введение в архитектуру ARM	66
Введение в архитектуру AVR	69
Единицы измерения	70
Краткое содержание книги	72
Вопросы и задания	73
Глава 2. Организация компьютерных систем	76
Процессоры	76
Устройство центрального процессора	77
Выполнение команд	78

Системы RISC и CISC	82
Принципы проектирования современных компьютеров	84
Параллелизм на уровне команд	85
Параллелизм на уровне процессоров	90
Основная память	94
Бит	94
Адреса памяти	95
Упорядочение байтов	96
Код исправления ошибок	98
Кэш-память	102
Сборка модулей памяти и их типы	106
Вспомогательная память	106
Иерархическая структура памяти	107
Магнитные диски	108
IDE-диски	112
SCSI-диски	114
RAID-массивы	115
Твердотельные накопители	119
Диски CD-ROM	121
Диски CD-R	126
Диски CD-RW	128
DVD-диски	128
Диски Blu-Ray	130
Ввод-вывод	131
Шины	131
Шины PCI и PCIe	133
Терминалы	136
Видеопамять	141
Мыши	142
Игровые контроллеры	143
Принтеры	146
Телекоммуникационное оборудование	151
Цифровые фотокамеры	159
Коды символов	162
Краткое содержание главы	167
Вопросы и задания	168

Глава 3. Цифровой логический уровень 172

Вентили и булева алгебра	172
Вентили	172
Булева алгебра	175
Реализация булевых функций	177
Эквивалентность схем	179

Основные цифровые логические схемы	182
Интегральные схемы	182
Комбинаторные схемы	184
Арифметические схемы	187
Тактовые генераторы	192
Память	193
Защелки	194
Триггеры	196
Регистры	198
Организация памяти	199
Микросхемы памяти	202
ОЗУ и ПЗУ	205
FPGA	208
Микросхемы процессоров и шины	210
Микросхемы процессоров	210
Компьютерные шины	212
Ширина шины	215
Синхронизация шины	216
Арбитраж шины	221
Принципы работы шины	224
Примеры центральных процессоров	227
Intel Core i7	227
Однокристалльная система Texas Instruments OMAP4430	234
Микроконтроллер Atmel ATmega168	238
Примеры шин	239
Шина PCI	240
PCI Express	249
Шина USB	255
Интерфейсы	259
Интерфейсы ввода-вывода	259
Декодирование адреса	260
Краткое содержание главы	263
Вопросы и задания	264

Глава 4. Уровень микроархитектуры 270

Пример микроархитектуры	270
Тракт данных	271
Микрокоманды	277
Управление микрокомандами — микроархитектура Mic-1	279
Пример архитектуры набора команд — IJVM	284
Стек	284
Модель памяти IJVM	286

Набор JVM-команд	288
Компиляция JVM.....	292
Пример реализации микроархитектуры	294
Микрокоманды и их запись	294
Реализация JVM с использованием микроархитектуры Mic-1	298
Разработка уровня микроархитектуры	313
Быстродействие и стоимость	313
Сокращение длины пути	315
Упреждающая выборка команд из памяти — микроархитектура Mic-2	322
Конвейерная конструкция — микроархитектура Mic-3	327
Семиступенчатый конвейер — микроархитектура Mic-4	332
Повышение производительности	336
Кэш-память	337
Прогнозирование переходов	343
Исполнение с изменением последовательности и подмена регистров	348
Спекулятивное исполнение	355
Примеры уровня микроархитектуры	357
Микроархитектура процессора Core i7	357
Микроархитектура OMAP4430	364
Обзор микроархитектуры Cortex A9	364
Микроархитектура микроконтроллера ATmega168.....	368
Сравнение процессоров i7, OMAP4430 и ATmega168	370
Краткое содержание главы	372
Вопросы и задания	373

Глава 5. Уровень архитектуры набора команд 377

Общий обзор уровня архитектуры набора команд	379
Свойства уровня архитектуры набора команд.....	379
Модели памяти.....	381
Регистры	384
Команды.....	385
Общий обзор уровня архитектуры набора команд Core i7	385
Общий обзор уровня архитектуры набора команд OMAP4430.....	388
Обзор уровня архитектуры набора команд ATmega168	390
Типы данных	392
Числовые типы данных	393
Нечисловые типы данных.....	394
Типы данных процессора Core i7	395
Типы данных машины OMAP4430	395
Типы данных ATmega168	396

Форматы команд	396
Критерии проектирования форматов команд.....	397
Расширение кода операций.....	399
Форматы команд процессора Core i7	402
Форматы команд процессора OMAP4430	403
Форматы команд ATmega168	405
Адресация	406
Режимы адресации.....	406
Непосредственная адресация	406
Прямая адресация.....	406
Регистровая адресация	407
Косвенная регистровая адресация	407
Индексная адресация.....	408
Относительная индексная адресация	410
Стековая адресация	410
Режимы адресации в командах перехода	413
Ортогональность кодов операций и режимов адресации	414
Режимы адресации процессора Core i7	416
Режимы адресации процессора OMAP4430	418
Режимы адресации процессора ATmega168	418
Сравнение режимов адресации	419
Типы команд	419
Команды перемещения данных	420
Бинарные операции.....	421
Унарные операции.....	422
Сравнения и условные переходы	424
Команды вызова процедур	426
Управление циклами.....	427
Команды ввода-вывода	428
Команды процессора Core i7	432
Команды OMAP4430	436
Команды ATmega168.....	439
Сравнение наборов команд	442
Поток управления	442
Последовательный поток управления и переходы	443
Процедуры	444
Сопрограммы	449
Перехват исключений	451
Прерывания.....	452
Ханойская башня	456
Решение задачи «Ханойская башня» на ассемблере Core i7	456
Решение задачи «Ханойская башня» на ассемблере OMAP4430	458

Архитектура IA-64 и процессор Itanium 2	459
Проблема IA-32	460
Модель IA-64 — вычисления с явным параллелизмом команд	461
Сокращение числа обращений к памяти	462
Планирование команд	463
Сокращение числа условных переходов — предикация	465
Спекулятивная загрузка	467
Краткое содержание главы	468
Вопросы и задания	470
Глава 6. Уровень операционной системы	475
Виртуальная память	476
Страничная организация памяти	477
Реализация страничной организации памяти	479
Вызов страниц по требованию и рабочее множество	482
Политика замещения страниц	483
Размер страниц и фрагментация	485
Сегментация	486
Реализация сегментации	489
Виртуальная память Core i7	492
Виртуальная память OMAP4430	497
Виртуальная память и кэширование	499
Виртуализация оборудования	500
Аппаратная виртуализация в Core i7	502
Виртуальные команды ввода-вывода	502
Файлы	503
Реализация виртуальных команд ввода-вывода	504
Команды управления каталогами	508
Виртуальные команды для параллельной работы	509
Формирование процесса	510
Состояние гонок	511
Синхронизация процесса с использованием семафоров	515
Примеры операционных систем	518
Знакомство с операционными системами UNIX и Windows XP	519
Примеры виртуальной памяти	526
Примеры виртуального ввода-вывода	529
Примеры управления процессами	541
Краткое содержание главы	547
Вопросы и задания	548
Глава 7. Уровень ассемблера	555
Знакомство с ассемблером	556
Что такое «язык ассемблера»?	556

Назначение ассемблера	557
Формат операторов в ассемблере	558
Директивы	559
Макросы	561
Макроопределение, макровыводов и макрорасширение	562
Макросы с параметрами	564
Дополнительные возможности	565
Реализация макросов в ассемблере	565
Процесс ассемблирования	566
Ассемблирование за два прохода	566
Первый проход	567
Второй проход	571
Таблица символических имен	573
Компоновка и загрузка	574
Задачи компоновщика	575
Структура объектного модуля	578
Время компоновки и динамическое перераспределение памяти	579
Динамическая компоновка	582
Краткое содержание главы	586
Вопросы и задания	587

Глава 8. Параллельные компьютерные архитектуры 590

Внутрипроцессорный параллелизм	592
Параллелизм на уровне команд	592
Внутрипроцессорная многопоточность	599
Однокристалльные мультимикросхемы	606
Сопроцессоры	612
Сетевые процессоры	612
Графические процессоры	620
Графический процессор NVIDIA Fermi	620
Криптопроцессоры	623
Мультимикросхемы	624
Мультимикросхемы и мультимикросхемы	624
Семантика памяти	631
UMA-мультимикросхемы в симметричных мультимикросхемных архитектурах	636
NUMA-мультимикросхемы	644
SOMA-мультимикросхемы	653
Мультимикросхемы	655
Коммуникационные сети	656
Процессоры с массовым параллелизмом	659
Кластерные вычисления	670

Коммуникационное программное обеспечение для мультимикомпьютеров.....	675
Планирование	678
Общая память на прикладном уровне	679
Производительность	686
Распределенные вычисления	691
Краткое содержание главы	694
Вопросы и задания	696
Глава 9. Библиография	699
Приложение А. Двоичные числа	708
Числа конечной точности	708
Позиционные системы счисления	710
Преобразование чисел из одной системы счисления в другую	712
Отрицательные двоичные числа	714
Двоичная арифметика	716
Вопросы и задания	717
Приложение Б. Числа с плавающей точкой	720
Принципы представления чисел с плавающей точкой	720
Стандарт IEEE 754	724
Вопросы и задания	727
Приложение В. Программирование на языке ассемблера ...	729
Основные понятия	730
Язык ассемблера.....	730
Небольшая программа на языке ассемблера.....	731
Процессор 8088	732
Цикл процессора	732
Регистры общего назначения	734
Регистры-указатели	735
Память и адресация	737
Организация памяти и сегменты.....	737
Адресация	739
Набор команд 8088	743
Перемещение, копирование и арифметические команды.....	745
Логические операции, побитовые операции и операции сдвига	747
Операции организации циклов и повторяющиеся строковые операции	748
Команды перехода и вызова	749
Вызовы подпрограмм	751

Системные вызовы и системные подпрограммы	752
Заключительные замечания о наборе команд	755
Ассемблер	756
Введение	756
Ассемблер as88 из набора АСК	757
Некоторые отличия от других ассемблеров 8088	761
Трассер	762
Команды трассера	764
Подготовительные действия	766
Примеры	767
Hello World	767
Регистры общего назначения	770
Вызов регистров команд и указателя	772
Отладка программы вывода массива	775
Обработка символьных строк и строковые команды	778
Таблицы диспетчеризации	782
Буферизованный и произвольный доступ к файлам	784
Вопросы и задания	790

Алфавитный указатель	791
-----------------------------------	------------